

# PROTOTYPE HARDWARE DESIGN MODULE TEST PROJECT

LKS\_NAS\_2020\_16\_PHD\_A1



Disusun Oleh:

Inaskills

## DAFTAR ISI

|  |   |
|--|---|
| <b>DAFTAR ISI</b> .....  | 2 |
| Isi / konten .....   | 3 |
| Pendahuluan.....   | 3 |
| Fase A1 – Pengerjaan <i>paper / circuit design</i> (Batas waktu 30 Menit)..... | 3 |
| Gambaran <i>test project</i> .....   | 3 |
| Daftar Komponen.....   | 4 |
| Fase A1 - <i>Circuit Design</i> .....  | 5 |
| DESAIN #1 .....  | 5 |
| LEMBAR JAWABAN #1 .....  | 6 |
| DESAIN #2 .....  | 8 |
| LEMBAR JAWABAN #2 .....  | 9 |

## ISI / KONTEN

Dokumen proyek uji ini berisikan dokumen-dokumen sebagai berikut:

1. LKS\_NAS\_2020\_16\_PHD\_A1.pdf
2. *Datasheets* komponen

## PENDAHULUAN

Tema dari *Prototype Hardware Design module test project* ini adalah wastafel otomatis non-programmed. Peserta diminta untuk melakukan pengerjaan *test project* pada 2 fase yaitu fase A1 (*circuit design*) pada lembar soal yang sudah disediakan dalam dokumen ini dan fase A2 yaitu pengerjaan layout PCB menggunakan software Eagle versi 9.

### FASE A1 – Pengerjaan PAPER / CIRCUIT DESIGN (BATAS WAKTU 30 MENIT)

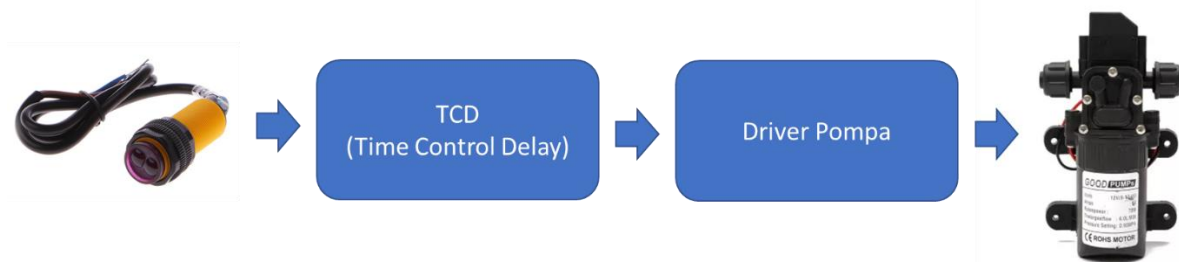
Selama Fase 1 peserta harus merancang rangkaian elektronika sesuai dengan perintah soal. Di fase ini peserta harus menguasai konsep dasar teori elektronika. Pada fase ini peserta harus mengumpulkan dokumen yang telah dirancang dalam bentuk *soft copy* .docx atau .pdf.

Berikut ketentuan-ketentuan dalam pengerjaan fase A1 dari *Prototype Hardware Design module test project* ini:

- Merancang 2 blok rangkaian.
- Pada fase ini peserta tidak diperbolehkan menggunakan *software* simulasi apapun untuk mengerjakan *test project*.
- Peserta hanya dapat menggunakan komponen yang disediakan sesuai daftar komponen.
- Peserta diperbolehkan untuk membaca dokumen *datasheet* yang disediakan panitia.
- Peserta harus mengumpulkan dokumen yang telah dirancang dalam bentuk *soft copy* .docx atau .pdf sesuai dengan format yang ditentukan (akan dibahas pada *technical meeting*).

### GAMBARAN TEST PROJECT

Berikut gambaran dari *test project* dapat dilihat pada blok rangkaian berikut:



Gambar 1. Blok rangkaian

## DAFTAR KOMPONEN

Berikut daftar komponen yang digunakan pada desain fase A1 ini:

| No | Nama Komponen   | Keterangan | Footprint | Jumlah | Gambar |
|----|---|------------|-----------|--------|--------|
|    |   |            |           |        |        |
|    | Akan dirilis pada group WhatsApp<br>LKS 2020 -Electronics |            |           |        |        |
|    |   |            |           |        |        |

## **FASE A1 - *CIRCUIT DESIGN***

Pada fase ini peserta diminta untuk merancang 2 rangkaian yang hilang pada lembar soal dengan spesifikasi komponen sesuai permintaan pada soal.

### **DESAIN #1**

Soal hanya akan dibuka pada hari H pelaksanaan lomba  
LKS 2020 - Electronics





## **DESAIN #2**

Jawablah pertanyaan desain #2, dengan mengikuti perintah dibawah ini:

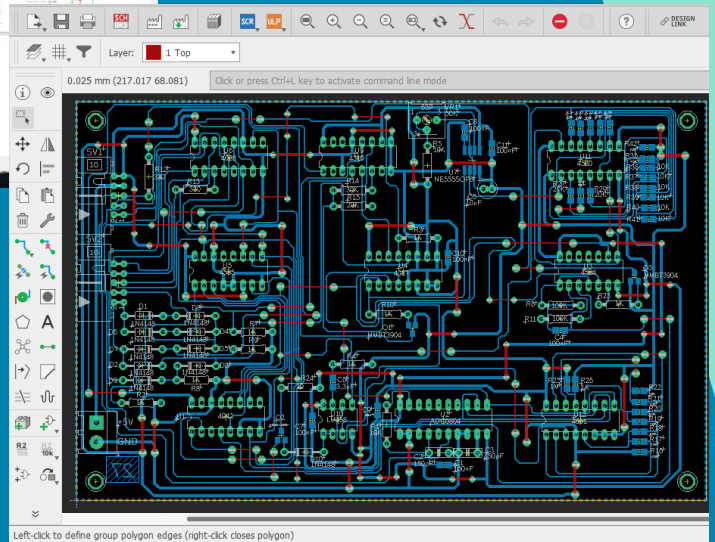
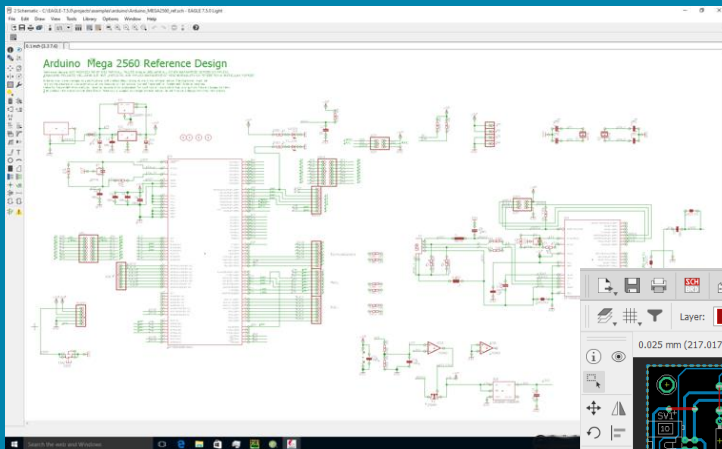
Soal hanya akan dibuka pada hari H pelaksanaan lomba  
LKS 2020 - Electronics





# PROTOTYPE HARDWARE DESIGN

LKS\_NAS\_2020\_16\_PHD\_A2



Disusun Oleh:

InaSkills

## DAFTAR ISI

|  |   |
|--|---|
| <b>DAFTAR ISI</b> .....                          | 2 |
| Isi / konten.....                                | 3 |
| Pendahuluan.....                                 | 3 |
| <i>Design Library</i> .....                      | 4 |
| PCB Layout / tata letak PCB .....                | 5 |
| Aturan-aturan Desain / <i>Design Rules</i> ..... | 6 |
| Dokumen Output dari Fase A2 – Desain PCB .....   | 7 |

## ISI / KONTEN

Susunan proyek uji ini terdiri dari dokumen sebagai berikut:

1. LKS\_NAS\_2020\_16\_PHD\_A2.docx
2. Eagle library file
3. Solution schematic
4. Datasheet files

## PENDAHULUAN

Tema dari *Prototype Hardware Design module test project* ini adalah wastafel *otomatis non-programmed*. Peserta diminta untuk melakukan pengerjaan *test project* pada 2 fase yaitu fase A1 (*circuit design*) pada lembar soal yang sudah disediakan dalam dokumen ini dan fase A2 yaitu pengerjaan layout PCB menggunakan software Eagle versi 9.

### Fase A2 – Desain PCB (Batas waktu 2 jam)

Pada fase A2, peserta akan diberikan desain skematik referensi. Skema rangkaian ini akan digunakan oleh Peserta untuk merancang *layout Printed Circuit Board (PCB)* satu sisi/*single layer*. *Output* fase ini Peserta harus menyiapkan dokumen pabrikan berupa *File Skematik* dan *PCB format eagle dan pdf, Gerber, file bor (NCdrill), pdf, Bills of Material (BOM)* dan lain-lain sesuai dengan perintah pada deskripsi soal saat perlombaan.

Peserta akan diberikan *library* komponen yang berisi simbol skematik dan *footprint* yang diperlukan untuk menyelesaikan PCB kecuali untuk satu komponen. Peserta diharuskan untuk membuat *library* yang terdiri dari simbol skematik dan *footprint* untuk satu komponen. Peserta akan diberikan *datasheet* komponen untuk referensi pembuatan *library*. Dalam melakukan perancangan *layout PCB*, peserta harus mengikuti aturan *best design / standar industri* yang telah disusun tim juri.

Berikut ketentuan-ketentuan dalam pengerjaan fase A2 dari *Prototype Hardware Design module test project* ini:

- Desain PCB dengan menggunakan *software Eagle* (jenis dan versi yang digunakan merujuk ke *technical description*).
- Membuat *library* 1 komponen.
- Jawaban skematik akan diberikan dalam bentuk pdf dan file schematic

- Peserta harus mengumpulkan dokumen yang telah dirancang dalam bentuk *soft copy* .docx atau .pdf sesuai dengan format yang ditentukan (akan dibahas pada *technical meeting*)

### ***DESIGN LIBRARY***

Peserta diminta untuk membuat library 1 komponen yang terdiri dari schematic dan footprint PCB dengan spesifikasi sebagai berikut:

Schematic:

Footprint:

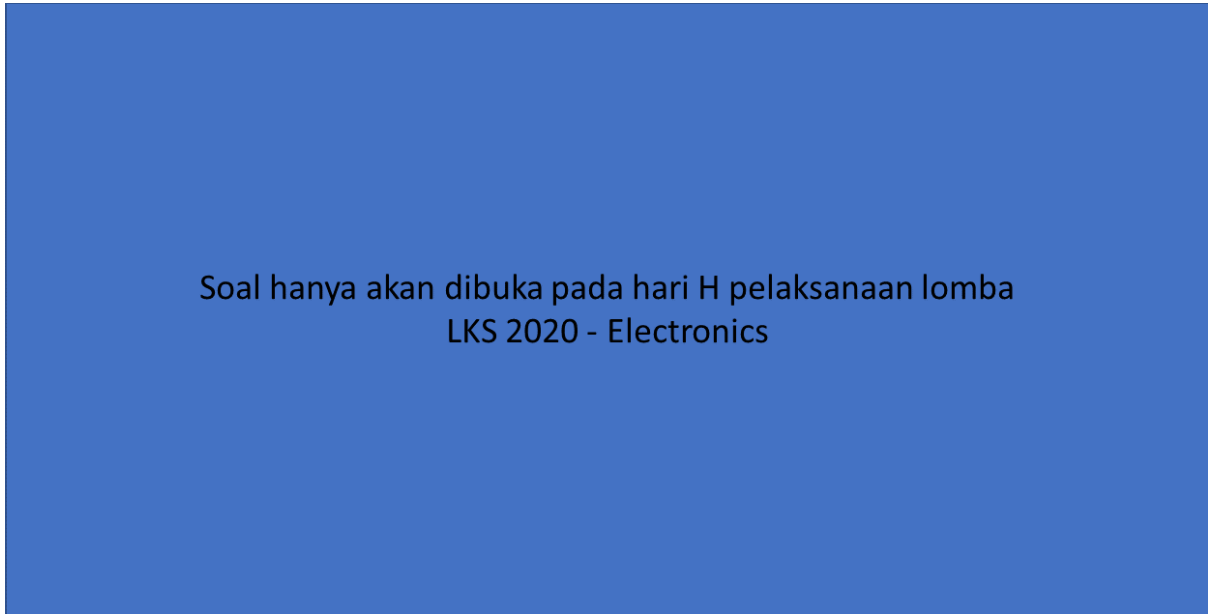
Soal hanya akan dibuka pada hari H pelaksanaan lomba  
LKS 2020 - Electronics

Berikan nama description sebagai berikut:

.....

## **PCB LAYOUT / TATA LETAK PCB**

Pada bagian PCB layout peserta harus membuat PCB dengan ukuran sebagai berikut:



Toleransi  $\pm 0.2\text{mm}$

Pada bagian PCB layout peserta harus membuat PCB dengan tataletak sebagai berikut:

- Toleransi  $\pm 0.2\text{mm}$
- .....
- .....

## ATURAN-ATURAN DESAIN / *DESIGN RULES*

Aturan umum yang digunakan pada desain PCB fase ini adalah sebagai berikut:

- *Minimum Clearance*
  - *Pad-Pad*: 12mil (0.3048mm)
  - *Pad-Wire*: 12mil (0.3048mm)
  - *Wire-Wire*: 12mil (0.3048mm)
  - *Edge-Pad/Wire (Copper)*: 24mil (0.6096mm)
- *Minimum Widths* / lebar jalur minimum
  - *Power lines* / jalur *power*: 24mil (0.6096mm)
  - *Signal lines* / jalur sinyal: 12mil (0.3048mm)
- Minimum diameter dan lubang dari *Via/Pad*
  - Diameter: 60mil (1.524mm)
  - *Drill* / lubang pengeboran: 30mil (0.762mm)
- *Ground plane* harus solid dan tidak boleh memiliki leher / *necks* kurang dari 0.254mm.
  - Rangkaian ini hanya membutuhkan 1 buah *ground plane*.
- Jumlah maksimal *jumper* yang digunakan adalah 25 (lebih dari ini akan mempengaruhi poin penilaian mengenai jumlah *jumper*)

Silahkan merujuk kepada dokumen *best practice* desain PCB tentang aturan tersebut.

## **DOKUMEN OUTPUT DARI FASE A2 – DESAIN PCB**

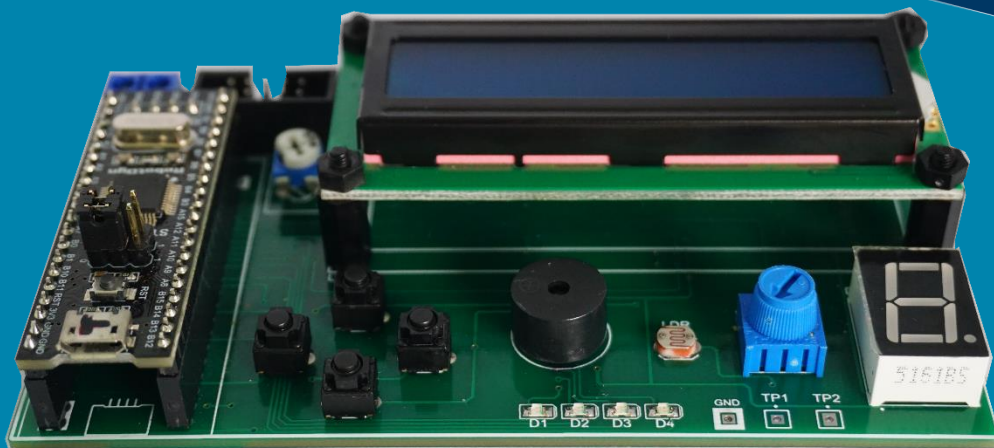
Peserta harus membuat dokumen output dari PCB yang dirancang sesuai permintaan berikut:

- Schematic file**
- PCB layout file**
- Library file**
- Components top view** PDF, harus menunjukkan layer sebagai berikut:
  - ✓ *Top Layer*
  - ✓ *Pads Layer*
  - ✓ *Vias Layer*
  - ✓ *Dimension Layer*
  - ✓ *tPlace Layer*
  - ✓ *tName Layer*
- Components bottom view** PDF, harus menunjukkan layer sebagai berikut (harus tampak *mirror*):
  - ✓ *Bottom Layer*
  - ✓ *Pads Layer*
  - ✓ *Vias Layer*
  - ✓ *Dimension Layer*
  - ✓ *bPlace Layer*
  - ✓ *bName Layer*
- Bottom layer view** PDF, harus menunjukkan layer sebagai berikut (harus tampak *mirror*):
  - ✓ *Bottom Layer*
  - ✓ *Pads Layer*
  - ✓ *Vias Layer*
  - ✓ *Dimension Layer*
- Bill of material:**
  - ✓ *List type: Values*
  - ✓ *List Attributes: Selected (Pilih)*
  - ✓ *Format dokumen output: csv*
- Gerber files**
- NC drill file**



# EMBEDDED SYSTEM PROGRAMMING TEST PROJECT

LKS\_NAS\_2020\_16\_ESP



Disusun Oleh:

Team Electronics ID

## DAFTAR ISI

|                                  |   |
|----------------------------------|---|
| <b>DAFTAR ISI</b> .....          | 2 |
| Isi / Konten.....                | 3 |
| Pendahuluan.....                 | 3 |
| Gambaran Proyek Uji.....         | 3 |
| PIN I/O MCU .....                | 4 |
| Konfigurasi I/O Task Board ..... | 4 |
| Daftar Komponen.....             | 5 |
| TASK 1.....                      | 6 |
| TASK 2.....                      | 6 |

## ISI / KONTEN

Dokumen proyek uji ini berisikan dokumen-dokumen sebagai berikut:

1. LKS\_NAS\_2020\_16\_ESP.pdf
2. LKS\_NAS\_2020\_16\_ESP\_SCH.pdf
3. Datasheet komponen

## PENDAHULUAN

Tema dari proyek uji ini adalah Pembuatan program aplikasi *basic microcontroller STM32F103C8*. Proyek uji ini merupakan Simulasi Game yang memiliki antarmuka *input* dan *output* berupa LCD, 7segment, Buzzer, tombol dan potensiometer.

Instruksi kepada Peserta:

Pada *project* ini peserta akan diberikan *template* program oleh juri dan diminta melengkapi program sesuai dengan jumlah perintah task pada soal.

## GAMBARAN PROYEK UJI

Peserta akan melakukan pemrograman basic microcontroller menggunakan **Keil uVision**. CPU yang digunakan adalah STM32F103C8T6 board (Robotdyn). Dalam proyek uji ini peserta akan melakukan pemrograman simulasi game dengan menggunakan *input/output* sebagai berikut : berupa LCD, 7segment, Buzzer, tombol dan potensiometer.



Gambar 1. Board ESP



## DAFTAR KOMPONEN

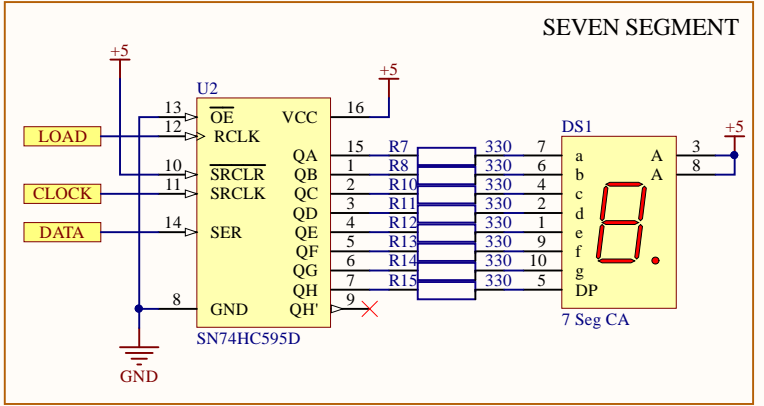
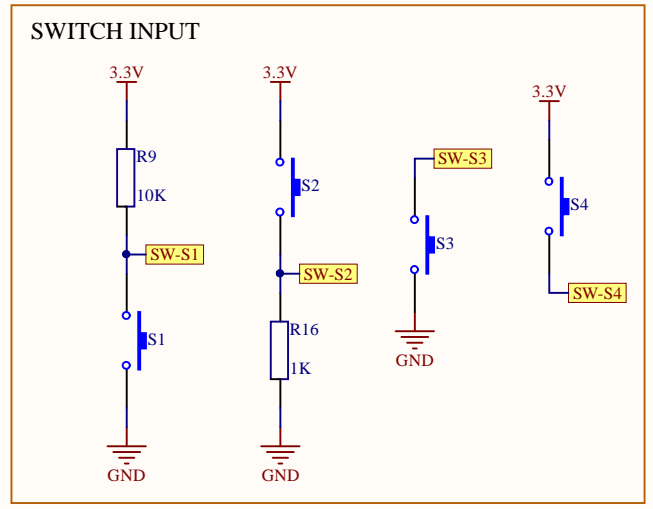
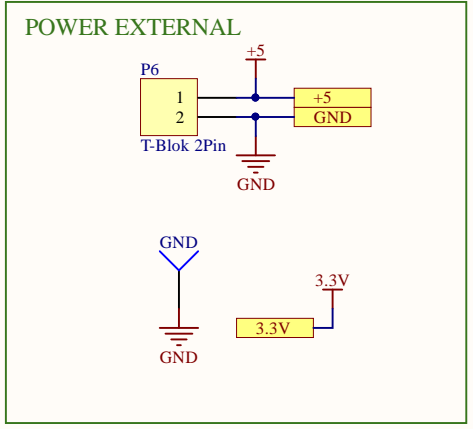
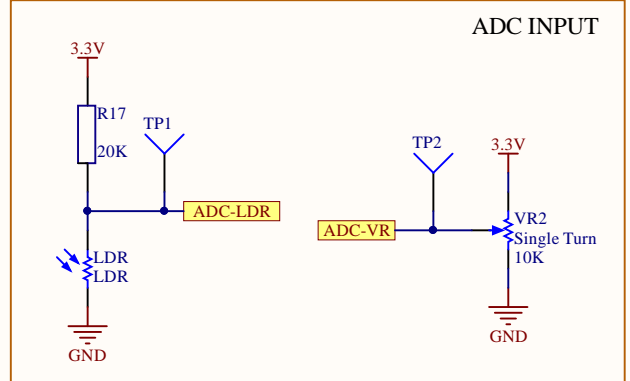
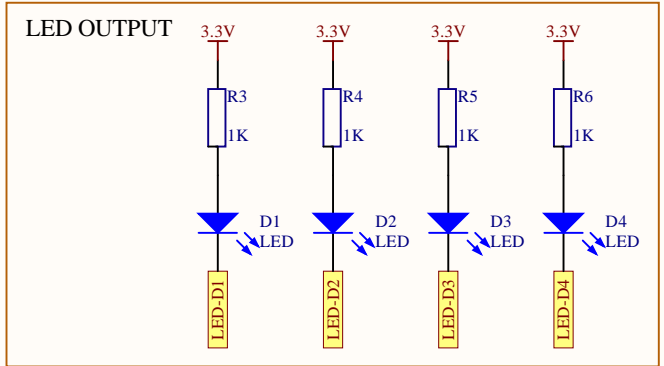
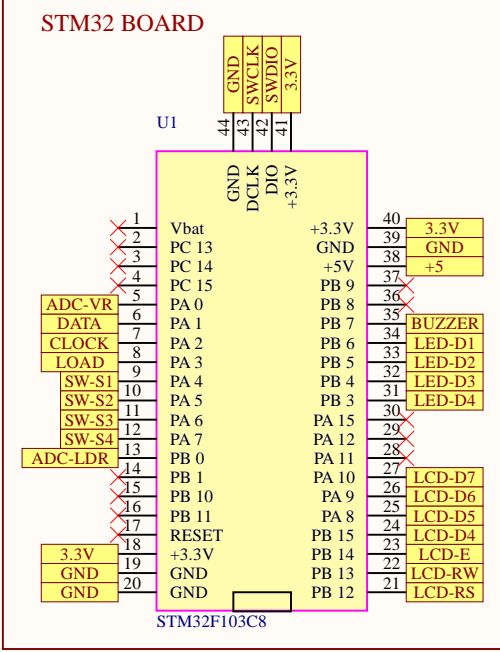
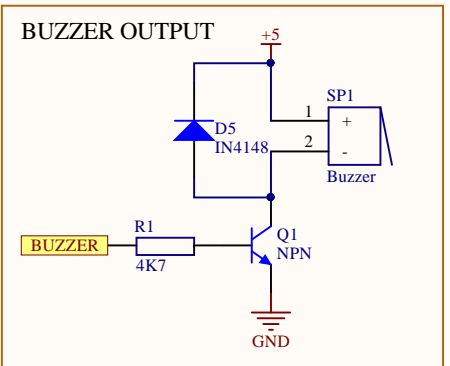
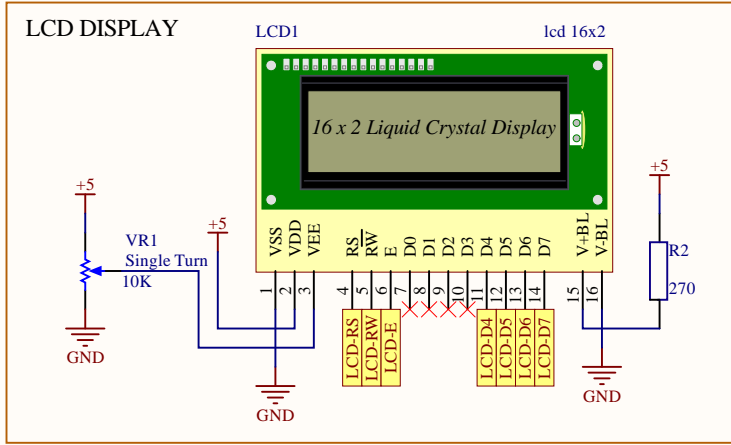
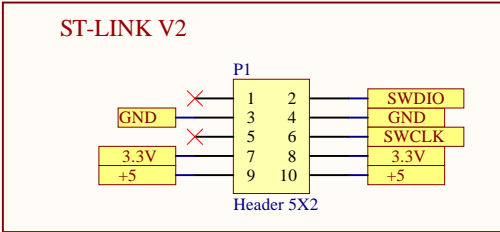
| No | Designator                           | Komponen          | Description                          | Jumlah |
|----|--------------------------------------|-------------------|--------------------------------------|--------|
| 1  | D1, D2, D3, D4                       | LED               | SMD 0805                             | 4      |
| 2  | D5                                   | Diode             | SMD IN4148                           | 1      |
| 3  | DS1                                  | Seven Segment     | CA 0,56 inch                         | 1      |
| 4  | GND, TP1, TP2                        | Test Point        | Single Test Point                    | 3      |
| 5  | LCD1                                 | LCD               | LCD 16x2                             | 1      |
| 6  | LDR                                  | LDR               | Standard                             | 1      |
| 7  | P1                                   | Header            | Header 5X2                           | 1      |
| 8  | P6                                   | T-Blok            | 2Pin, 5.08 Pitch                     | 1      |
| 9  | Q1                                   | NPN-ECB           | FC9013 SMD SOT-23                    | 1      |
| 10 | R1                                   | Resistor          | 4K7 SMD 0805                         | 1      |
| 11 | R2                                   | Resistor          | 270 SMD 0805                         | 1      |
| 12 | R3, R4, R5, R6, R16                  | Resistor          | 1K SMD 0805                          | 5      |
| 13 | R7, R8, R10, R11, R12, R13, R14, R15 | Resistor          | 330 SMD 0805                         | 8      |
| 14 | R9                                   | Resistor          | 10K SMD 0805                         | 1      |
| 15 | R17                                  | Resistor          | 20K SMD 0805                         | 1      |
| 16 | S1, S2, S3, S4                       | But 2Pin          |                                      | 4      |
| 17 | SP1                                  | Buzzer            |                                      | 1      |
| 18 | U1                                   | Microcontroller   | Blue Pill/ Black Pill<br>STM32F103C8 | 1      |
| 19 | U2                                   | IC Shift Register | 74HC595 SMD                          | 1      |
| 20 | VR1, VR2                             | Single Turn       | 10K                                  | 2      |
| 21 | Kabel IDC 5x2                        | Kabel IDC 5x2     | ½ Meter                              | 1      |
| 22 | Programmer                           | ST-Link V2        | ST-Link V2                           | 1      |

## **TASK 1**

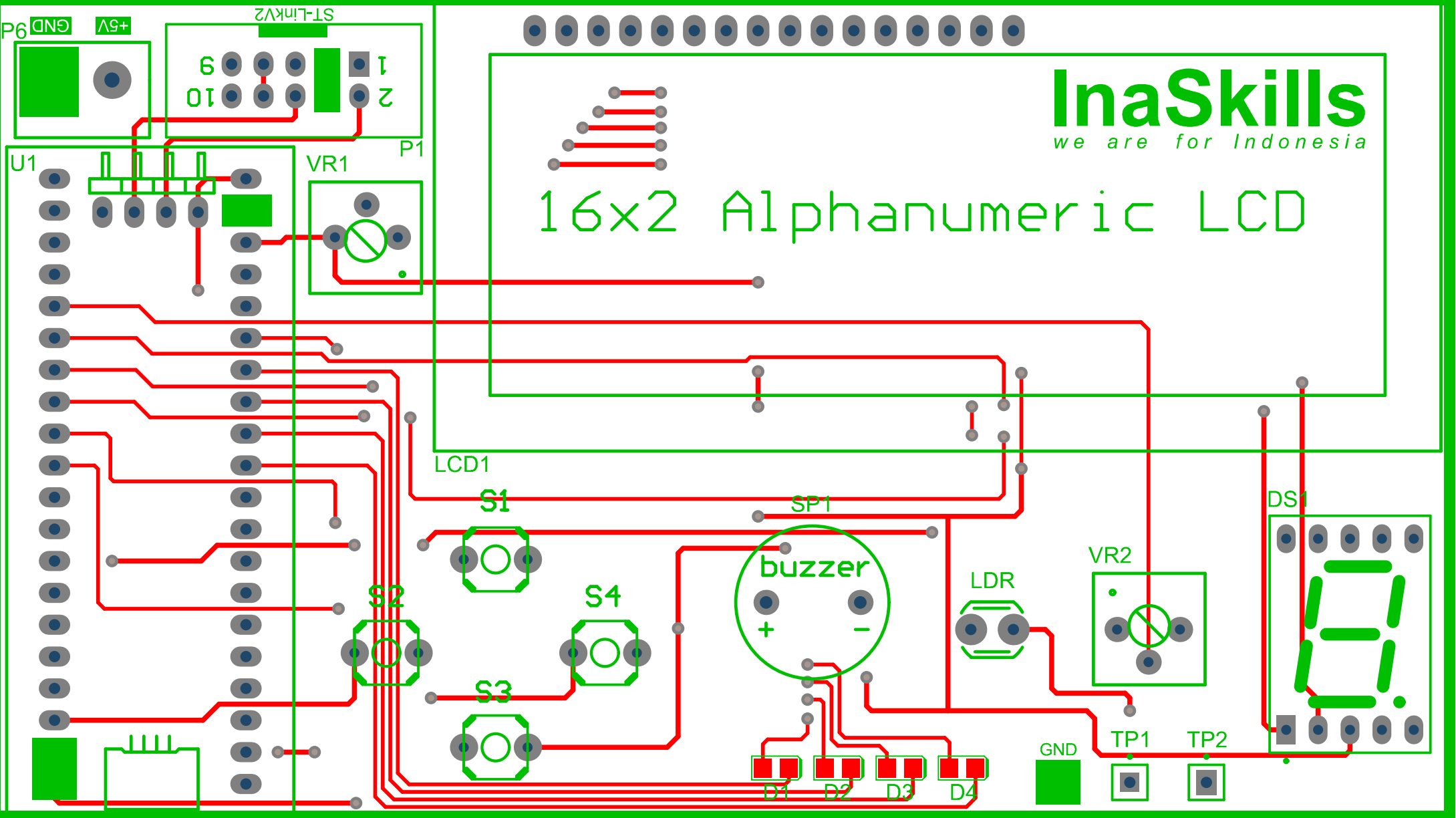
Soal hanya akan dibuka pada hari H pelaksanaan lomba  
LKS 2020 - Electronics

## **TASK 2**

Soal hanya akan dibuka pada hari H pelaksanaan lomba  
LKS 2020 - Electronics



16x2 Alphanumeric LCD





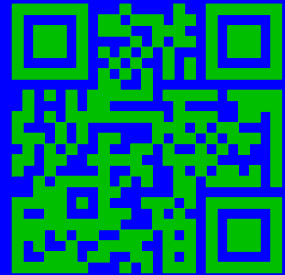
# InaSkills

*we are for Indonesia*

BASIC TRAINER STM32F103C8  
Versi 1.1 @2020

Made in BBPLK Bekasi

Informasi dan Training:  
[inaskills.info@gmail.com](mailto:inaskills.info@gmail.com)



RS : PB12    D4 : PB15  
RW : PB13    D5 : PA8  
E : PB14     D6 : PA9  
              D7 : PA10

R7  
R8  
R10  
R11  
R12  
R13  
R14  
R15

DATA : PA1  
CLOCK : PA2  
LOAD : PA3

ADC-VR2 : PA0

ADC-DR : PB0

LED-D1 : PB6  
LED-D2 : PB5  
LED-D3 : PB4  
LED-D4 : PB3

BUZZER : FB7

Q1

D5

R9

R16

S1 : PA4  
S2 : PA5  
S3 : PA6  
S4 : PA7

STM32F103C8

